

關鍵詞：

- ① EDIO (Exquisite Digital Inputs/Outputs) ASIC
數位輸出入控制晶片
- ② Distributed IO Control
分散式輸出入控制
- ③ Serial Interface 串列介面
- ④ CRC：Cyclic Redundancy Check 循環重複檢查法

摘要：

EDIO 832-01 這顆 30000Gates 的 ASIC 為一專屬的數位輸出入控制晶片，主要應用在產業機械上。只要加上簡單的週邊線路並配合遠端輸出入模組，就可以形成一個具有 832 點的控制系統。由於大幅簡化了配線及降低系統的複雜度，除了節省成本外，亦提高了系統的可靠度及維護性。

題目：分散式輸出入控制晶片－EDIO ASIC 介紹



前言：

工業控制中依信號的種類可區分為類比輸出入控制及數位輸出入控制兩大類，其中又以數位輸出入中的 ON/OFF 控制佔的比例較多。例如一般產業機台的位置控制，人機介面和控制器間要溝通的 keypad 及 display 信號，以及控制器和機台，控制器和馬達驅動器間要處理的信號，幾乎都以數位輸出入信號為主。又拿 PCB 測試用的 ATE 機台為例，系統要求能控制 500 至 1000 個輸出入點是很常見的情形。

工研院機械所資控組早在民國 83 年起即有投入串列式介面，輸出入傳輸控制架構的開發，相關產品「參考文獻 1」：EI0-80 輸出入控制板，不僅大幅降低了元件的數目，使得各輸出入點均得以和系統端電位隔離，在市場上也有超過 2,000 套的產品在各式各樣的領域中得到驗證。

而去年，本部門新一代的運動控制 ASIC-EPCIO [參考文獻 2] 推出市面後，除了正面的評價外，也讓我們感受到業界對於專屬輸出入控制晶片及成本要求的急迫性。爲了配合趨勢，我們已新開發完成 EDIO 832-01 這顆 ASIC。只要加上簡單的週邊線路並配合遠端輸出入模組，就可以形成一個具有 832 點的控制系統。由於大幅簡化了配線及降低系統的複雜度，除了節省成本外，亦提高了系統的可靠度及維護性。本文以介紹上述專用晶片之功能爲主，期望該晶片對於國內自動化工業有所益助。

本文：

EDIO 功能說明：

EDIO 的全名是 Exquisite Digital Inputs/Outputs。

相較於傳統集中式控制平行配線的方式，EDIO 採用串列式介面，將遠端欲受控的輸出入點資料，透過同步雙工方式的特殊協定格式和控制器溝通。如此一來多達 768 點的資料，在控制器端只須要少數的通信配線即可完成傳輸。除減輕系統硬體的負擔外，每 128 點(64 輸入，64 輸出)即有獨立的遠端資料擷取模組來負責資料的即時更新及傳送，(一顆操作在主動模式控制器側的 EDIO chip，可以控制最多 6 個遠端模組上操作在被動模式的 EDIO chips。)進而朝向分散式控制的目標努力。

EDIO 是一顆 30000 Gates 的 ASIC，以 160 pin PQFP 包裝。基本上它是我們 EPCIO 的精簡版本，使用相同的輸出入定址及傳輸協定，故可以有交互的替代性。(即 EPCIO 的主動模式可以控制 EDIO 的被動模式，反之 EDIO 的主動模式，亦可以控制 EPCIO 的被動模式。)EDIO 本身即爲一具有雙重操作模式的晶片組，透過外部接腳直接設定，就可表現主動(MASTER)或被動(SLAVE)兩種應用。下表一是 EDIO 的主要功能及規格：

表一：EDIO 主要規格

| | |
|-------|--|
| 匯流排介面 | ISA Interface Data Length : 16bits IO Port Addresses : 32 occupied Base Address : Hardware Setup Wait State : Software Setup |
| 工作時脈 | 8MHz ~ 40MHz |
| 中斷 | Total 42 Interrupt Channels Including : Each Remote Module 4 ch (*6) , Transmission Error 2 ch , Local Inputs 15 ch , Timer 1 ch |
| 遠端輸出入 | 64 In 64 Out per Slave , Each master EDIO can control 2 independent remote IOs sets, (Each set can have 3 slaves) Maximum Inputs 384 (64*6) Maximum Outputs 384 (64*6) |
| 近端輸出入 | 64 Local IOs for EDIO Master Mode : 32 Dedicated Inputs 32 (4*8) Programmable Inputs or Outputs |
| 計時器 | 24 bits Timer 1 set |
| 看門狗 | 16 bits Timer 1 set Programmable Reset Duration (24 bits) |
| 串列傳輸 | 80kHz ~ 2.5MHz , Programmable Transmission Clock Data Error Check : CRC (Cyclic Redundancy Check) Protocol : Proprietary Definition |

再進一步說明如下：

匯流排介面：

EDIO 本身已內建 ISA 的介面，故很容易地即可用來設計成 PC-BASED 控制器的附加功能卡。另外透過適當的橋接 IC，也可將 EDIO 應用在 PCI 介面上。

輸出入定址的部分，爲了節省位址空間，在實用上是以切換頁 (Page) 的方式執行，表二是列舉所有位址的輸出入暫存器。內部的詳細定義這裡並不討論，較進階的使用者，可以呼叫我們現有提供的驅動程式 (Device Driver) 來控制 EDIO 的各項功能。

表二：輸出入暫存器(共 4 個 Pages)

Page 0 : Bus interface control

| P.A. | Read | Write |
|------|---------------------------|----------------------------------|
| 0 | Interrupt Index | Software Reset |
| 1 | | ISA Bus Wait State |
| 2 | | Interrupt Channel & period |
| 3 | | Interrupt Mode |
| 4 | | Software Clear Interrupt |
| 5~14 | | |
| 15 | Read the present R/W page | Write the next R/W page register |

Page 5 : First set remote Digital IO

| P.A. | Read | Write |
|------|---|---|
| 0 | Set 1 Remote slave 0 input of channel 15~0 | Set 1 Remote slave 0 output of channel 15~0 |
| 1 | Set 1 Remote slave 0 input of channel 31~16 | Set 1 Remote slave 0 output of channel 31~16 |
| 2 | Set 1 Remote slave 0 input of channel 47~32 | Set 1 Remote slave 0 output of channel 47~32 |
| 3 | Set 1 Remote slave 0 input of channel 63~48 | Set 1 Remote slave 0 output of channel 63~48 |
| 4 | Set 1 Remote slave 1 input of channel 15~0 | Set 1 Remote slave 1 output of channel 15~0 |
| 5 | Set 1 Remote slave 1 input of channel 31~16 | Set 1 Remote slave 1 output of channel 31~16 |
| 6 | Set 1 Remote slave 1 input of channel 47~32 | Set 1 Remote slave 1 output of channel 47~32 |
| 7 | Set 1 Remote slave 1 input of channel 63~48 | Set 1 Remote slave 1 output of channel 63~48 |
| 8 | Set 1 Remote slave 2 input of channel 15~0 | Set 1 Remote slave 2 output of channel 15~0 |
| 9 | Set 1 Remote slave 2 input of channel 31~16 | Set 1 Remote slave 2 output of channel 31~16 |
| 10 | Set 1 Remote slave 2 input of channel 47~32 | Set 1 Remote slave 2 output of channel 47~32 |
| 11 | Set 1 Remote slave 2 input of channel 63~48 | Set 1 Remote slave 2 output of channel 63~48 |
| 12 | Set 1 Remote IO status | Set 1 Remote IO clock divider & Slave 2 IO Interrupt Control |
| 13 | Set 1 Remote IO Interruption latch | Set 1 Remote IO maximum error 、 slave enable & Slave 1 IO Interrupt Control |
| 14 | | Slave 0 IO Interrupt Control & Transmission Failure interruption control |
| 15 | Read the present R/W page | Write the next R/W page register |

Page 6 : Second set remote Digital IO

| P.A. | Read | Write |
|------|---|---|
| 0 | Set 2 Remote slave 0 input of channel 15~0 | Set 2 Remote slave 0 output of channel 15~0 |
| 1 | Set 2 Remote slave 0 input of channel 31~16 | Set 2 Remote slave 0 output of channel 31~16 |
| 2 | Set 2 Remote slave 0 input of channel 47~32 | Set 2 Remote slave 0 output of channel 47~32 |
| 3 | Set 2 Remote slave 0 input of channel 63~48 | Set 2 Remote slave 0 output of channel 63~48 |
| 4 | Set 2 Remote slave 1 input of channel 15~0 | Set 2 Remote slave 1 output of channel 15~0 |
| 5 | Set 2 Remote slave 1 input of channel 31~16 | Set 2 Remote slave 1 output of channel 31~16 |
| 6 | Set 2 Remote slave 1 input of channel 47~32 | Set 2 Remote slave 1 output of channel 47~32 |
| 7 | Set 2 Remote slave 1 input of channel 63~48 | Set 2 Remote slave 1 output of channel 63~48 |
| 8 | Set 2 Remote slave 2 input of channel 15~0 | Set 2 Remote slave 2 output of channel 15~0 |
| 9 | Set 2 Remote slave 2 input of channel 31~16 | Set 2 Remote slave 2 output of channel 31~16 |
| 10 | Set 2 Remote slave 2 input of channel 47~32 | Set 2 Remote slave 2 output of channel 47~32 |
| 11 | Set 2 Remote slave 2 input of channel 63~48 | Set 2 Remote slave 2 output of channel 63~48 |
| 12 | Set 2 Remote IO status | Set 2 Remote IO clock divider & Slave 2 IO Interrupt Control |
| 13 | Set 2 Remote IO Interruption latch | Set 2 Remote IO maximum error 、 slave enable & Slave 1 IO Interrupt Control |
| 14 | | Slave 0 IO Interrupt Control & Transmission Failure interruption control |
| 15 | Read the present R/W page | Write the next R/W page register |

Page 8 : LIO Control

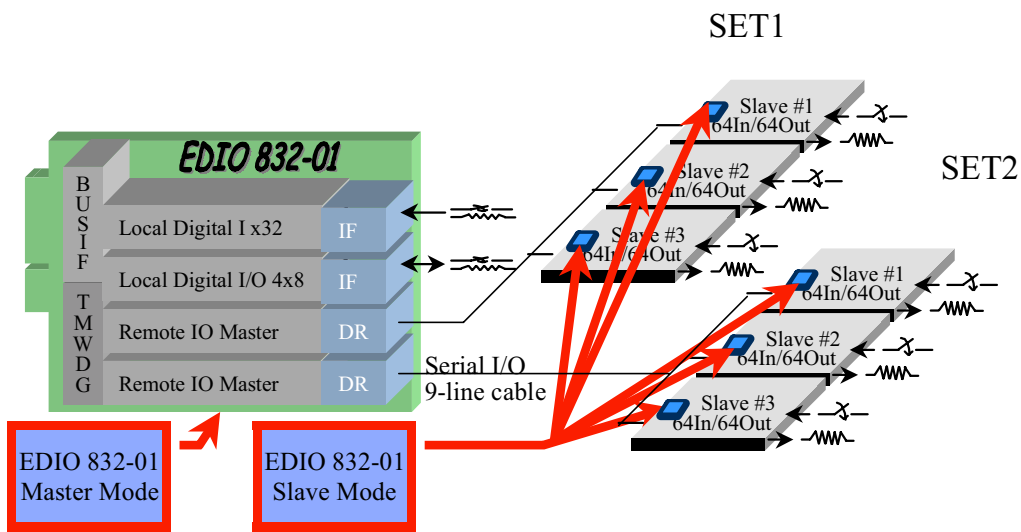
| P.A. | Read | Write |
|-------|--|---|
| 0 | Local Digital IO LDIO[15:0] | Local Digital Output LDO[15:0] |
| 1 | Local Digital IO LDIO[31:16] | Local Digital Output LDO[31:16] |
| 2 | Local Double Function Digital Input DFI[15:0] | Enable Local Digital Output, Timer and Watch Dog Enable |
| 3 | Local Double Function Digital Input DFI[31:16] | Local Digital Input Interrupt Control |
| 4 | Local Digital Input & Timer Interrupt Latch | Local Double Function Input & Timer Interrupt Control |
| 5 | | Timer Value low word |
| 6 | | Timer Value high word |
| 7 | | Watch Dog Reset duration low word |
| 8 | | Watch Dog Reset duration high word |
| 9 | | Watch Dog Timer value |
| 10 | | Refresh Watch Dog |
| 11~14 | | |
| 15 | Read the present R/W page | Write the next R/W page register |

中斷：

EDIO 本身僅佔用 1 個系統的中斷輸入(可軟體設定)，但是中斷的來源卻有多達 42 個 Channels，故可藉由軟體檢查中斷指標(Index)的方式，確定中斷發生時中斷向量的位置。其中遠端模組(每一個 Slave)提供 4 個輸入點的中斷 channels，近端(Master)提供多達 15 個輸入點的中斷 channels，上述的中斷點均可規劃成正或負緣或正負緣同時觸發。另外內部計時器提供一個可設定週期的中斷 channel，可做為軟體固定時間的參考訊號。最後是 EDIO 所控制兩個 Sets(共 6 個 Slaves)的串列傳輸發生失誤時的中斷 channels，使用者可規劃最大容忍的失敗次數。

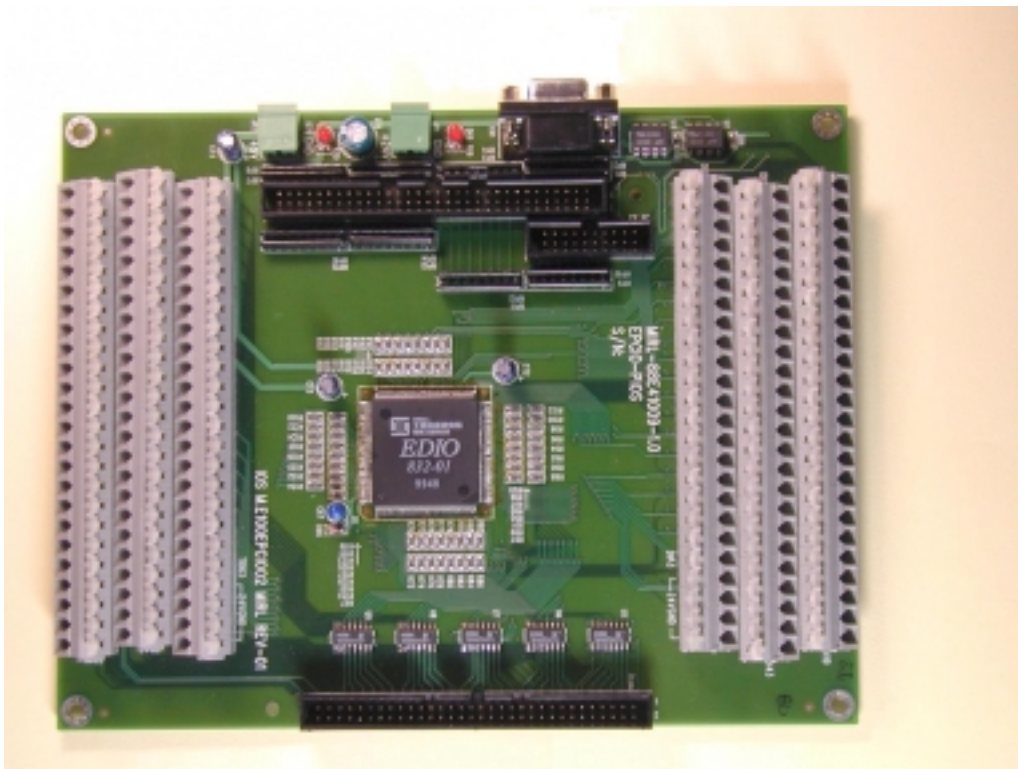
遠端輸出入：

示意圖請見圖一



圖一：系統連接圖

總共 768 個輸出入點，分散在遠端的六個被動模組上，模組的設計可因使用者的應用而異，下圖二是我們目前使用的標準遠端模組。(操作在被動模式的 EDIO 最大可控制 64IN，64 OUT)。



圖二：遠端模組(64IN，64OUT)

該模組透過一 D 型 9 pin 的接頭，和控制器上設於主動模式的 EDIO 溝通，使用者除了節省控制器的配線成本外，各個輸出入模組可以就近在各個致動器(Actuator)或感測器(Sensor)旁作控制，系統的穩定性得以提昇。而且可有效利用串列介面在長距離傳輸的經濟性，配合適當的電磁干擾防制措施，我們已得到如下的傳輸速度表現：(見表三)

表三：遠端輸出入模組傳輸速度

| # of Slaves | Transmission Clock | Distance | Update Time |
|----------------|--------------------|-----------|-------------|
| 1 (64IN,64OUT) | 1MHz | 25 meters | 100usec |
| 3 (one Set) | 1MHz | 25 meters | 300usec |
| 6 (two Sets) | 1MHz | 25 meters | 300usec |

*EDIO can control each set independently.

近端輸出入：

爲了充分利用操作在主動模式的 EDIO 晶片，我們把大部份的接腳(除了匯流排及串列介面要用到的外)規劃爲一般的輸出入點用，即所謂的 Local IO。總共有 64 點，其中 32 點只作輸入點用，另外的 32 點以每 4 點爲一組，可規劃爲輸出或輸入用。對於在控制器附近的受控元件，可以提供系統更大的應用彈性，而且這些輸出入點因爲透過 EDIO 直接由 ISA 和 PC 的 CPU 作存取，理論上可以實現高速控制(例如 500 nsec update time)，唯仍須考慮輸出入介面整體設計的響應頻寬。

計時器／看門狗：

以 40MHz 的晶片工作時脈來估，下表是使用者能規劃的設定範圍(表四)：

表四：計時器/看門狗 設定範圍 (@40 MHz clock)

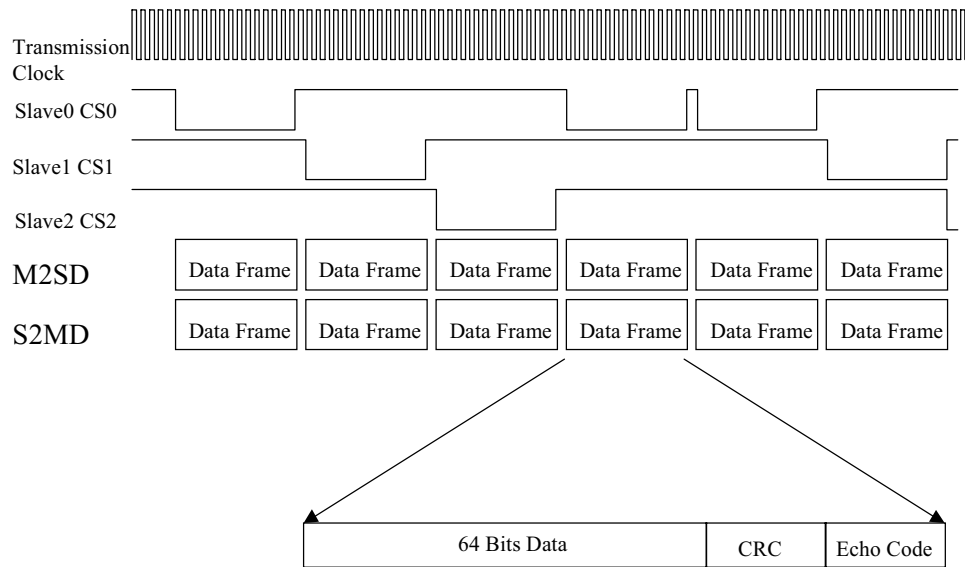
| Function | Minimum Period | Maximum Period | Step |
|------------------------------------|----------------|----------------|-------------------------------|
| Timer (24 bits) | 50 ns | 420 msec | 25 ns |
| Watch Dog Strobe(16 bits) | 25 ns | 27525 sec | Depends on timer period setup |
| Watch Dog Reset Duration (24 bits) | 25 ns | 420 ms | 25 ns |

其中計時器主要負責產生看門狗計數器所使用的固定時基，並且允許發生一週期性的中斷，而看門狗的用處，是可以提供系統一個自我保護的機制，在規劃的 Strobe 時間內，必須對 EDIO 作一輪詢，以便確保系統仍處於清醒的狀態，否則 EDIO 便會發出重置的信號。當使用此重置信號於外部硬體週邊時，可配合 EDIO 原有提供的重置暫存器功能，上層便可以有絕對的重置權，以求系統的強韌性。

串列傳輸：

EDIO 內建有兩組獨立的串列介面給兩個 Sets 的六個遠端輸出模組使用，對每一個被動模式 EDIO 而言，它須要 Transmission Clock，Chip Select，Data In，Data Out，等四條信號線作溝通，整體的通信協定格式可以下圖表示(圖二)：

Remote IO Data Frame



圖二：串列介面傳輸協定

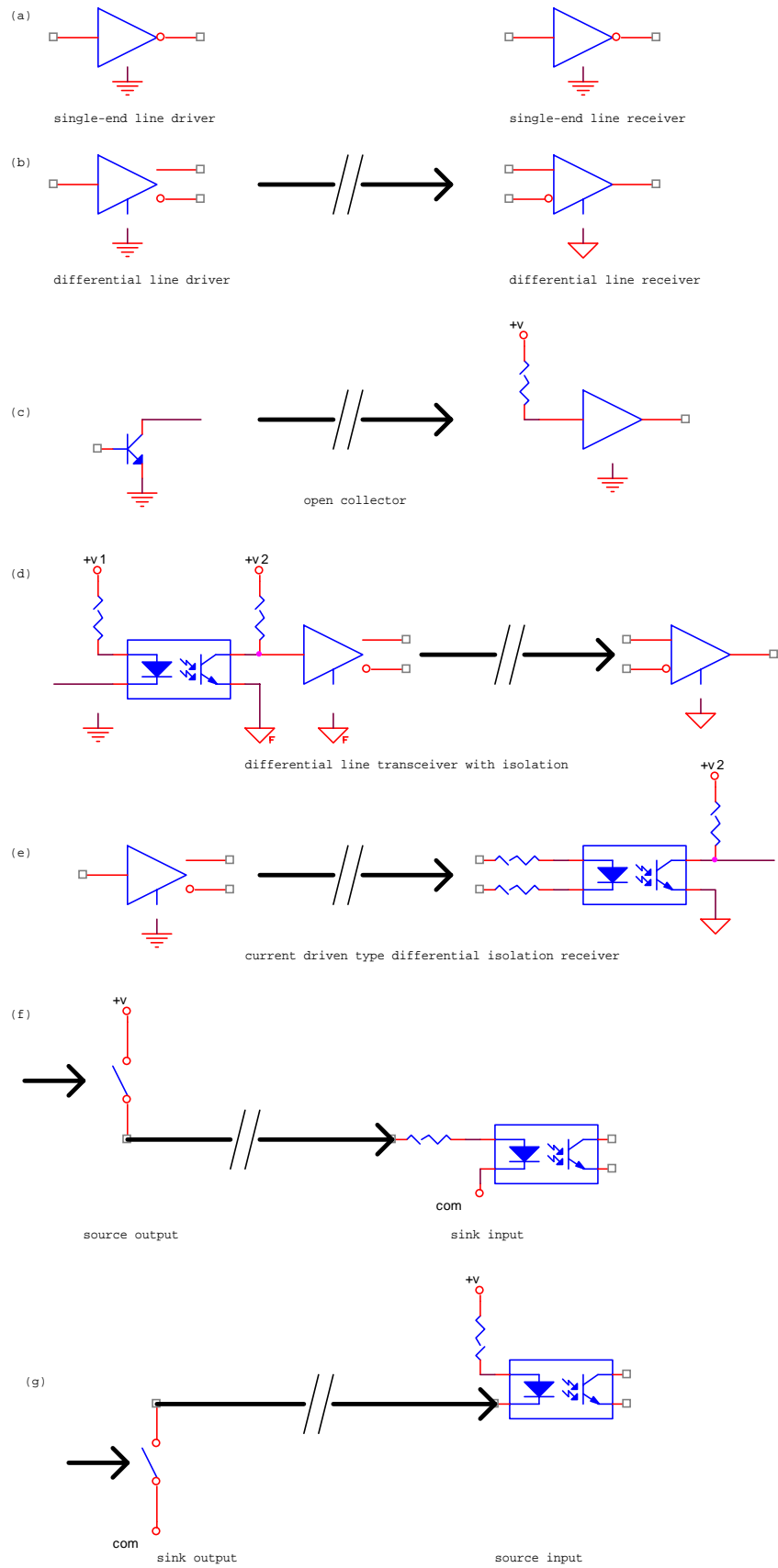
由圖上得知，Slave 0, 1, 2 是共用 Data In, Out 及 Clock 線的，而由 Chip Select 0, 1, 2 來做解碼。隨著傳輸 Clock 頻率動作，Data In 及 Data Out 同時被 Shift 進入及 Shift 移出兩邊的 EDIO Chip。接著 64 bits 的資料碼後，緊跟著的是 16 bits 的 CRC 碼以及 16 bits 的 Echo 碼。這些附加碼是爲了偵測傳送數據的錯誤而定的。CRC 是(Cyclic Redundancy Check)的縮寫，即循環重覆檢查法，基本上 CRC 將資料視爲一訊息多項式，將此式除以預先決定之生成多項式後，得到的結果就是檢核碼。將此碼附加在資料後一起傳送，而接收端也利用相同之生成多項式進行除算確認，如果餘數爲零就可判斷資料沒有問題。

常見的錯誤檢查法除了 CRC 外，就是同位檢查法(Parity Check)，使用上的選擇以錯誤漏檢率大小爲考量，而後者也是我們之前 EIO-80 板上所使用的檢查機制。

錯誤偵測的最終目的乃是要校正傳輸的錯誤，目前 EDIO 的作法是要求信號重送，而重送的次數會累積起來，和使用者預設的最大容忍次數作比較，以便產生傳輸失敗的中斷信號。

介面電路：

這裡再簡單介紹有關串列介面及輸出入介面的電路，以便於日後的溝通。



圖三：介面電路說明

圖三(a)最典型的例子即為 RS232，利用 Bipolar 準位傳輸。

圖三(b)藉由差動方式，克服共模雜訊的問題。可以想一想兩邊的地需不需要接在一起。(和共模輸入電壓大小有關)

圖三(c)是工業上常見的低成本，短距離的溝通方式。

圖三(d)是我們之前所討論 EDIO 串列介面所使用的標準線路。因為採用光耦合器隔離，它所造成額外的時間延遲對於規劃傳輸 Clock 的快慢有很大關係。

圖三(e)是一種特殊的用法，可以省去一個差動線接收器，但是差動信號的輸入磁滯範圍變得沒有標準可言，你必須要配合光耦合器的多項參數一起決定。

圖三(f)及(g)分別說明了容易引起爭議的名詞。

對於要設計輸出入模組的使用者，可根據受控點組態及電源的要求等來參考執行。

應用說明：

早期的 EIO-80 板是將上述類似的功能以 FPGA 的 IC 來實現，因為受控點局限在 40 In，40 Out，對於遠端輸出入模組的應用貢獻不大。是故將主動模式的 FPGA IC 和被動模式的 FPGA IC 設計於同一片板上，利用中間串列介面的少數信號線來達成光耦合隔離的效果。試想在一般的情形下，這片板子上就必須要使用多達 80 顆的光耦合器 IC，大大增加了硬體設計的負擔。

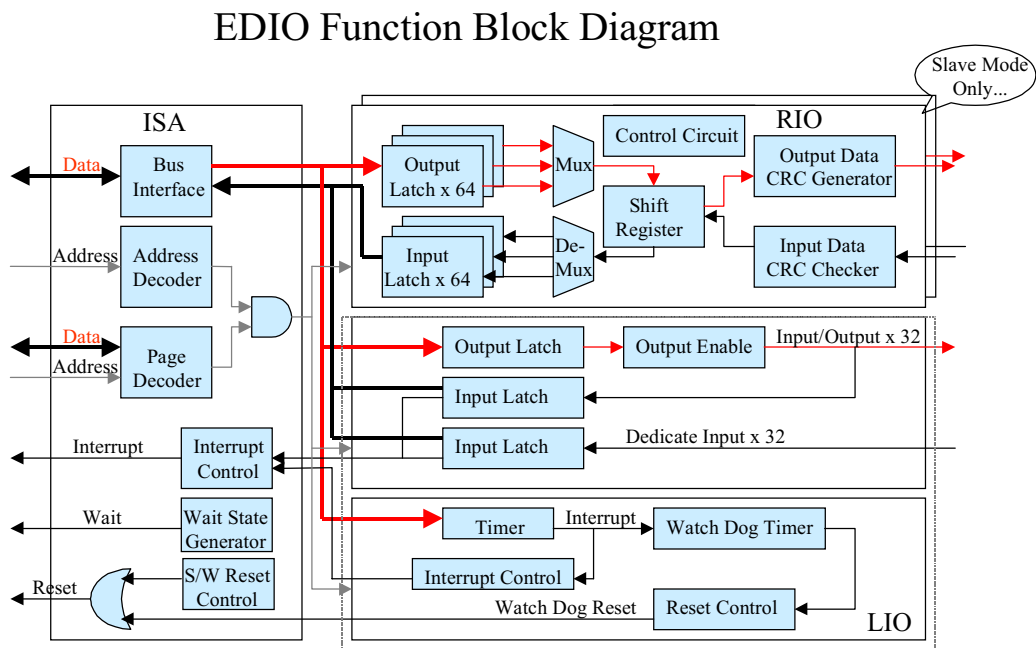
至於 EDIO 的出現，我們可以看看下圖四，典型產業機台的控制器，從人機介面，機台感測器，到運動控制用馬達及驅動器的溝通，藉由遠端輸出入模組的設計，一切變得非常的簡潔。對於控制器本身而言，只須要一條串列傳輸用的電纜即可做到。



圖四：遠端輸出入模組的應用---車銑床控制器(由數控部提供)

結論：

我們再次綜合有關 EDIO 的說明於底下的方塊圖：(圖五)



圖五：EDIO 方塊圖

目前市面上還沒有類似的專屬輸出入控制晶片，在此我們仍要以戰戰兢兢的態度，對於相關的測試項目及合作廠商要求的應用項目做仔細的驗證，而業界各位先進不吝的指正，才會是我們最大的收穫。對於未來的發展，以下是幾個可以努力的方向：

- ① 串列介面朝向節省時鐘信號的同步式多工化技術研究，更精簡配線。
- ② 殊殊編碼，資料壓縮，解壓縮技術研究，以因應日後大量的資料傳輸要求。
- ③ 光纖或射頻(無線)傳輸取代傳統電氣信號在工業控制用的可行性研究。
- ④ 主動式資料傳輸錯誤校正的研究，使其接收端具有更正，修復資料的能力。
- ⑤ 遠端輸出點安全失效設計，讓使用者具有設定輸出安全值，並且在適當時機強迫執行安全輸出的能力。
- ⑥ 具中斷功能的輸入點，增加使用者可規劃的數位濾波頻寬要求。用來免除不必要的外部被動式濾波電路設計。

參考文獻：

1. 工研院機械所，“EIO 80-2A 使用手冊”。
2. 曾遠威，賴振國，“超級運動控制 ASIC-EPCIO” 機械工業雜誌，88 年 4 月號，P.97~P.110。